

⑬ 日本国特許庁 (JP)

① 特許出願公開

## ⑫ 公開特許公報 (A)

昭59—108423

⑤ Int. Cl.<sup>3</sup>  
H 03 K 17/687  
17/08

識別記号

庁内整理番号  
7105—5 J  
7105—5 J

③ 公開 昭和59年(1984)6月22日

発明の数 2  
審査請求 未請求

(全 7 頁)

## ④ MOSトランジスタの保護方法および装置

⑦ 発 明 者 イエネ・チハニ

⑨ 特 願 昭58—221364

ドイツ連邦共和国ミュンヘン71  
ウオルフラツハウザーシュト  
ラーセ179b

⑩ 出 願 昭58(1983)11月24日

優先権主張 ⑩ 1982年11月24日 ③ 西ドイツ  
(DE) ④ P3243467.7

⑨ 出 願 人 シーメンス、アクチエンゲゼル  
シャフト

⑦ 発 明 者 アントン・フーパー  
ドイツ連邦共和国シウウインデ  
ツグ・アラースハイム19

ドイツ連邦共和国ベルリン及ミ  
ュンヘン(番地なし)

⑧ 代 理 人 弁理士 富村潔

## 明 細 書

1. 発明の名称 MOSトランジスタの保護方  
法および装置

## 2. 特許請求の範囲

1) ゲート電位の制限およびそれにとりまう負  
荷電流の制限とソース電位の監視によるMOS  
トランジスタの保護方法であつて、所定値か  
らの偏差に応じて、1つの制御入力端子(210  
)と2つの負荷接続端子(220および230  
)を有する電位により導通制御可能なスイツ  
チ要素(2)がMOSトランジスタ(1)を  
阻止することによつて、MOSトランジスタ  
(1)を通る負荷電流をせし断するようにし  
たMOSトランジスタの保護方法において、

ゲート電位の制限のためにMOSトランジ  
スタ(1)のゲート・ソース間の電圧が制限  
され、

MOSトランジスタ(1)のソース電位の  
監視のためにそのソース電位が取り出されて

所定値と比較され、その所定値を下回つたと  
きには、所定時間経過後に、さもなければア  
ースに導かれる固定のバッテリ電位が前記  
スイツチ要素(2)の制御入力端子(210)  
に作用し、このスイツチ要素(2)がそれの  
両負荷接続端子(220および230)を介  
してMOSトランジスタ(1)のゲート電位  
をアースに導き、それによりMOSトランジ  
スタ(1)をせし断し、

MOSトランジスタ(1)のソース電位の  
監視のためにそのドレイン(130)およ  
びソース(120)における電位が互いに比  
較されてそれらの差が所定値と比較され、そ  
の所定値を下回つたときには所定時間経過後  
固定のバッテリ電位が前記スイツチ要素(2)  
の制御入力端子(210)に作用し、このス  
イツチ要素(2)がそれの両負荷接続端子(220  
および230)を介してMOSトラン  
ジスタ(1)のゲート電位をアースに導き、

それに上り域のSトランジスタ(1)をしや  
断すること

を特徴とするMOSトランジスタの保護方法。

- 2) ゲート(110)と負荷回路との間に接続  
されていてMOSトランジスタ(1)のゲー  
ト電位を制限するツェナーダイオード(9)  
と、MOSトランジスタ(1)におけるソー  
ス電位の所定値からの偏差に応じてMOSト  
ランジスタ(1)を通る負荷電流を阻止する  
第2のトランジスタ(2)とを備えたMOS  
トランジスタの保護装置において、

前記ツェナーダイオード(9)がMOSト  
ランジスタ(1)のゲート(110)とソー  
ス(120)との間に電圧制限のために接続  
されていること、

第3のトランジスタ(3)のベース(310)  
がソース電位監視のためにMOSトランジ  
スタ(1)のソースと接続されており、第3の  
トランジスタ(3)のエミッタ(320)は

(3)

バッテリー端子(44)と接続されており、こ  
の第2のトランジスタ(2)のエミッタ(220)  
はアースされコレクタ(230)はMOSトラン  
ジスタ(1)のゲート(110)  
の供給線(7)と接続されていること

を特徴とするMOSトランジスタの保護装置。

- 3) MOSトランジスタ(1)のソース(120)  
にツェナーダイオード(11)と一端をア  
ースされた抵抗(12)とからなる分圧器(10)  
が接続されていて、ツェナーダイオード(11)  
と抵抗(12)との間の接続点は第3のトラ  
ンジスタ(3)のベース(310)に接続され  
ていることを特徴とする特許請求の範囲第  
2項記載のMOSトランジスタの保護装置。

- 4) 両時限要素(17および26)は第2のト  
ランジスタ(2)のベース(210)の固定  
のバッテリー電位を所定時間経過後にはじめ  
て開放することを特徴とする特許請求の範囲  
第2項記載のMOSトランジスタの保護装置。

アースされていて、そのコレクタ(330)

は接続線分岐(15)を介して第1の時限要  
素(17)に接続されていると共に順方向に  
ある第1のダイオード(16)を介して第2  
のトランジスタ(2)のベースに接続されて  
いるバッテリー端子に接続されており、この  
第2のトランジスタ(2)のエミッタ(220)  
はアースされコレクタ(230)はMOSト  
ランジスタ(1)のゲート(110)の供給  
線と接続されていること、

ソース電位監視のために演算増幅器(19)  
がその両入力端子(20および18)を介  
してMOSトランジスタ(1)のドレイン(130)  
もしくはソース(120)に接続されて  
いて、この演算増幅器(19)の出力端  
子には第2の時限要素(26)と接続されて  
いると共に順方向にある第2のダイオード(29)  
を介して同様に第2のトランジスタ(2)  
のベース(210)と接続されているバ

(4)

- 5) 第2の時限要素(26)は第1の時限要素  
(17)によつて実現される時限よりも $10^4$   
〜 $10^6$ だけ大きい時限を實現し、第2の時限  
要素(26)の出力端子には定められた時間  
でバッテリー電位によつて解放されるアース  
電位が生じることを特徴とする特許請求の範  
囲第4項記載のMOSトランジスタの保護装  
置。

- 6) ランプ(4)を手動により入切するための  
機械的スイッチ(8)が保護すべきMOSト  
ランジスタ(1)のゲート(110)の供給線(7)  
に挿入されていることを特徴とする特許  
請求の範囲第2項記載のMOSトランジスタ  
の保護装置。

### 3. 発明の詳細な説明

本発明はMOSトランジスタ、とりわけ自動  
車のランプ回路におけるスイッチング用MOSト  
ランジスタを保護するために、ゲート電位を制限  
して負荷電流を制限するとともに、ソース電位を

監視し、所定値からの偏差に応じて、1つの制御入力端子と2つの負荷接続端子とを有する電位により導通制御可能なスイッチ要素にてM O S トランジスタを閉止させることによつてM O S トランジスタを通る負荷電流をせし断ずることにしたトランジスタ保護方法および装置に関する。

例えば自動車のランプ回路に使用される大電流用電子スイッチはランプ回路中に直列に挿入されているトランジスタでもつて動作する。このトランジスタは、過剰容量のトランジスタを使用するのを避けようとするならば、適当な手段によつて過負荷から保護されなければならない。したがつて、ランプ回路における電流はランプ回路において短絡が発生したときにも最大値を越えないようにすべきである。

一方ではトランジスタのベース電位をツェナーダイオードにより制限してエミッタ・コレクタ間のトランジスタ電流を制限し、他方ではトランジスタのコレクタ電位を監視し、ランプ回路の短絡

(7)

値と比較され、その所定値を下回つたときには、所定時間経過後に、さもなければアースにおかれる固定のバッテリー電位がスイッチ要素の制御入力端子に作用し、このスイッチ要素がその両負荷接続端子を介してM O S トランジスタのゲート電位をアースに導き、それによりM O S トランジスタをせし断し、M O S トランジスタのソース電位監視のためにそのドレインおよびソースにおける電位が互いに比較されてそれらの差が所定値と比較され、その所定値を下回つたときには所定時間経過後に固定のバッテリー電位が前記スイッチ要素の制御入力端子に作用し、このスイッチ要素がその両負荷接続端子を介してM O S トランジスタのゲート電位をアースに導き、それによりM O S トランジスタをせし断する如くなすことによつて達成される。

投入直後にはランプの白熱コイルは非常に小さな抵抗を有し、その抵抗は加熱にともなつて増大する。それによつて最初は、保護すべきM O S ト

時にトランジスタを保護するようにした回路が知られている(西独特許出願公開第3 0 1 5 8 3 1号公報)。この回路はランプ回路中の抵抗でもつて動作し、この抵抗はこれにおける電圧降下でトランジスタのエミッタ・ベース間の電圧降下を合わせるとツェナーダイオードの閾値電圧を越え得るように選定されている。

しかし、ランプ回路中の抵抗は望ましくない電力損失を生じさせる。

本発明の目的は、トランジスタおよび負荷インピーダンスを除けば負荷回路中において他の抵抗なしですませながらもトランジスタを常に過負荷から保護し、短絡時にも保護することができるようにすることにある。その際にM O S トランジスタを使用することを前提としている。

この目的は本発明によれば、ゲート電位制限のためにM O S トランジスタのゲート・ソース間電圧が制限され、M O S トランジスタのソース電位監視のためにそのソース電位が取り出されて所定

(8)

トランジスタにおけるドレイン・ソース電流として制限されるべき高い電流が流れる。

本発明によればランプ回路中の電流制限抵抗なしですますことができ、それにもかかわらずドレイン・ソース電流は所定値を上回らないようにすることができる。M O S トランジスタを非常に大きなドレイン・ソース電流に対して設計する必要もなくなる。

本発明による方法を実施するためには、ゲートと負荷回路との間に接続されてM O S トランジスタのゲート電位を制限するツェナーダイオードと、M O S トランジスタにおけるソース電位の所定値からの偏差に応じてM O S トランジスタを通る負荷電流を阻止する第2のトランジスタとを備えた装置が好ましい。

この装置は本発明によれば次のように構成されている。すなわち、ツェナーダイオードがM O S トランジスタのゲート・ソース間に電圧制限のために接続されていて、ソース電位監視のための第

3のトランジスタがMOSトランジスタのソースと接続されていて、第3のトランジスタのエミッタはアースされていて、第3のトランジスタのコレクタは、接続線分岐を介して第1の時限要素と結合されていて順方向にある第1のダイオードを介して第2のトランジスタのベースと接続されているバッテリー端子と接続されていて、この第2のトランジスタはエミッタをアースされコレクタをMOSトランジスタのゲートの供給線と接続されており、ソース電位監視のために演算増幅器がその両入力端子を介してMOSトランジスタのドレインもしくはソースと接続されていて、その出力端子は、第2の時限要素と結合されていて順方向にある第2のダイオードを介して同様にエミッタをアースされコレクタをMOSトランジスタのゲートの供給線と接続された第2のトランジスタのベースと接続されているバッテリー端子と接続されている。

ツェナーダイオードによるゲート電位の制限に

## 01

用され得るバッテリー電位のための導線を接続する。第2の時限要素がこの監視を $10^4 \sim 10^6$ 倍だけ大きい時間間隔後に、例えば $100 \mu\text{sec}$ 後に行なう。この電圧降下の監視は小さな欠陥を速やかにかつ問題なしに検知する利点をもたらす。

バッテリー電位が第2のトランジスタに第3のトランジスタまたは演算増幅器の出力端から導かれたとき、第2のトランジスタは導通してMOSトランジスタのゲートをアースに導く。これによってランプ回路中におけるMOSトランジスタがしや断される。これにより、第2のトランジスタのベースにもはや電位が加わらなくなれば第2のトランジスタがランプ回路の拘束状態を遅れなしに再び解除する。

時限要素は公知の動作様式に構成されていて、正の固定のバッテリー電位と第2のトランジスタのベースとの間の接続が所定の時間経過後にはじめて解除される。その場合に時限要素の出力端は所定時間でバッテリー電位に置かれ、さもなければ

より、ドレイン・ソース電流がこのツェナーダイオードの選定により定められた値を上回ることがないようにすることができる。

既に投入直後にランプ中に短絡が存在するとき、それはソース電位の監視によつて速やかに検出される。この監視はインバータとして動作する第3のトランジスタにより行なわれる。第3のトランジスタは導通状態においてバッテリー電位をアースに導く。しかし、MOSトランジスタのソース電位は第3のトランジスタのベース電位を、そのソース電位の低いときに第3のトランジスタを阻止するように制知し、これによつてバッテリー電位が別のスイッチング過程のために利用されるようになる。動作様式がよく知られている第1の時限要素が短時間後に、例えば $30 \mu\text{sec}$ 後にこの監視を行なう。

付加的にMOSトランジスタにおける電圧降下の監視が演算増幅器により行なわれる。演算増幅器の出力信号が別のスイッチング過程のために利

## 02

ばアースされる。

第2の時限要素は第1の時限要素よりも $10^4 \sim 10^6$ 倍だけ大きい時限を実現する。これによつて、まず保護すべきMOSトランジスタのソース電位が検査され、その後でMOSトランジスタの電圧降下の監視が開始される。保護すべきMOSトランジスタのソース電位の監視は、既に投入時点で例えばランプ中に短絡が存在するときに応答する。したがつて、その測定をMOSトランジスタの電圧降下の監視の開始前に開始して、わずかの重大欠陥を検知しようとするものである。

ランプ回路の手動オン・オフのための機械的スイッチは保護すべきMOSトランジスタのゲートの供給線に配線することが好ましい。ゲートに電圧が印加されていないときには、MOSトランジスタは阻止されていて、ランプ回路はしや断されている。閉じられた導通状態においても望ましくない抵抗を有するスイッチをランプ回路中に挿入する必要はない。ランプ回路にはランプのほかに

はMOSトランジスタがあるだけである。電界効果トランジスタを使用する場合にはドレイン・ソース電流が流れるだけで定常的なゲート電流は流れない。したがって、ランプ回路中における電力損失は最小になる。

本発明による方法の他の利点は、MOSトランジスタが投入時点で既にランプ内に短絡が存在するときに保護されるというところにある。したがって、MOSトランジスタに対する過負荷保護のほかに投入直後にも機能検査が実行される。

以下、図示の実施例を参照しながら本発明をさらに詳細に説明する。

図には何回トランジスタを過負荷から保護するための本発明による装置の実施例が示されている。

自動車のランプ回路においてはランプ4とMOS電界効果トランジスタ1とが直列に接続されている。ランプ4に並列に他のランプも接続することができる。電圧供給は端子電位 $U_0$ を有するバッ

49

とからなる分圧器10を介して、第3のトランジスタ3のベース310と接続されている。第3のトランジスタ3のコレクタ330には、例えば24ボルトのバッテリー電位 $U_1$ から抵抗13における制限によって生じる固定の電位が導かれる。エミッタ320はアースされている。この固定の電位は、第3のトランジスタ3のベース電位が大きいたまはアースに導かれる。そうでないときにはその電位は接続線14を介して第2のトランジスタ2のベース210に導かれる。この接続線14は第3のトランジスタ3のコレクタ330の手前の分岐点15において始まりダイオード16を含む。接続線14は第1の時間要素17によって装置の投入後短期に、例えば30 $\mu$ secで開放される。

第2のトランジスタ2のコレクタ230はMOS電界効果トランジスタ1のゲート110の供給線7に接続されている。第2のトランジスタ2のエミッタ220はアースされている。第2のトランジスタ2のベース210に接続されたアース抵抗

制御によって行なわれる。例えば12ボルトの制御電位 $U_1$ が、抵抗5および6にて低減されて、供給線7を介してMOS電界効果トランジスタ1のゲート110に導かれる。供給線7中にはランプ4の手動によるオン・オフのための機械的スイッチ8が挿入されている。

3つの追加手段がドレイン・ソース間電流をランプ4における短絡時にも制限することによってMOS電界効果トランジスタ1を過負荷から保護する。

第1の追加手段として例えば6.2ボルトのツェナーダイオード9がMOS電界効果トランジスタ1のソース120とゲート110との間に接続されている。これはゲート電位を制限し、それによりドレイン・ソース間電流を制限する。

第2の追加手段として、ランプ4における既に投入時点で存在する短絡を検知するために、MOS電界効果トランジスタ1のソース120が、例えば3.6ボルトのツェナーダイオード11と抵抗12

80

30は有り得るコレクタ・ベース間余剰電流を吸収する。ベース210には電位が加わるとコレクタ230からエミッタ220へ電流が流れて、MOS電界効果トランジスタ1のゲート110の供給線がアースされる。したがって、MOS電界効果トランジスタ1は第2のトランジスタ2のベース210に現われる電位によってしや断される。

第3の追加手段として、MOS電界効果トランジスタ1を過渡して流れるドレイン・ソース間電流を監視するために、演算増幅器19の第1の入力端子18はソース120における電位を受け、そして第2の入力端子20は分圧回路21により分圧されてドレイン130における電位を受ける。この分圧回路21は2つの抵抗22、23からなる。MOS電界効果トランジスタ1のドレイン130とソース120との間の電圧が所定値を下回ったときには、もし接続線27が既に第2の時間要素26によっても例えば装置投入後100 msecで開放されているならば、演算増幅器19は接続

線 27 を放電する。この接続線 27 はダイオード 29 を含み、例えば 24 ボルトのバッテリー電位  $U_B$  から抵抗 28 において低下させられて現われる固定の電位が、同様に第 2 のトランジスタ 2 のベース 210 に導かれる。

両時間要素 17 および 26 にはいずれも電位  $U_1$  および  $U_B$  が供給される。

演算増幅器 34 および 35 の反転入力端子にはそれぞれ分圧回路により電位  $U_B$  から得られる例えば 5 ボルトの固定電位が印加されている。

その分圧回路は直列接続された 2 つの抵抗 32 および 33 からなる。これらの抵抗 32、33 間の接続点は演算増幅器 34、35 と電圧を安定化するコンデンサ 43 とに接続されている。

演算増幅器 34、35 の非反転入力端子における電位が反転入力端子における電位よりも小さい間は、構成の公知の演算増幅器 34、35 の出力端子 45、46 はアースされていて、したがって導線 14、27 は働きを阻止されている。

03

経路となる接続線を定める。

#### 4. 図面の簡単な説明

図は本発明の一実施例を示す回路図である。

- 1 ... MOS トランジスタ、 2 ... 制御可能なスイッチ素子 (第 2 のトランジスタ)、 3 ... 第 3 のトランジスタ、 4 ... ランプ、 7 ... MOS トランジスタのゲートの供給線、 8 ... 機械的スイッチ。

電位  $U_1$  はコンデンサ 36 および 37 を充電する。これらのコンデンサは 100 msec もしくは 30  $\mu$ sec 後に充電されているように選定されている。これらの時間間隔後にはそれぞれ演算増幅器 34、35 の非反転入力端子に 5 ボルトよりも大きい電位が現われるので、それらの演算増幅器の出力端子 45、46 はもはやアースされてなく、接続線 14、27 を解放する。

コンデンサ 36、37 の電荷はしや断毎に抵抗 31 を介して放電される。

コンデンサ 36 の充電は抵抗 38 を介して行なわれそしてその放電はダイオード 39 のみが継続されている接続線を介して急速に行なわれる。

コンデンサ 37 は抵抗 40 とこれに直列のダイオード 41 を介して充電され、そして例えば 100 k $\Omega$  の大きな抵抗を介して時間的に遅れて放電される。

ダイオード 39 および 41 はコンデンサ 36 および 37 のための放電もしくは充電が行なわれる

02

